

## Sorties à haute impédance et à collecteur ouvert

- Portes tri-state
- Portes à collecteur ouvert

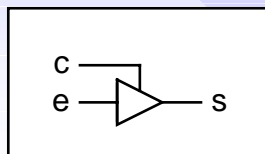
andre.stauffer@epfl.ch

## Portes tri-state

Une sortie logique est dans un état tri-state lorsqu'elle n'est connectée à aucune valeur de tension

On dit que la sortie est flottante ou à haute impédance Z

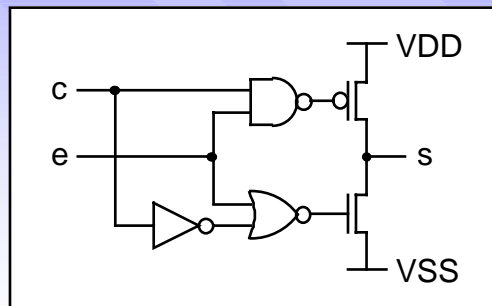
Le symbole et la table de vérité de la porte tri-state mettent en œuvre une variable de commande  $c$ , une variable d'entrée  $e$  et une variable de sortie  $s$



c	e	s
0	0	Z
0	1	Z
1	0	0
1	1	1

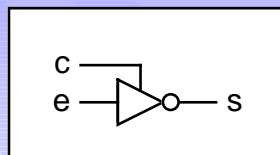
## Portes tri-state

La réalisation CMOS de la porte nécessite l'emploi d'un inverseur, d'une porte NAND, d'une porte NOR et de deux transistors



## Portes tri-state

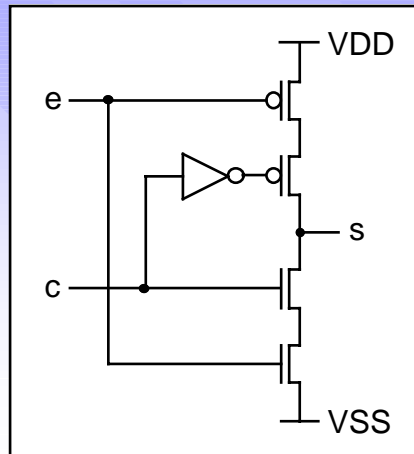
La porte tri-state peut simultanément réaliser la fonction d'inversion



c	e	s
0	0	Z
0	1	Z
1	0	1
1	1	0

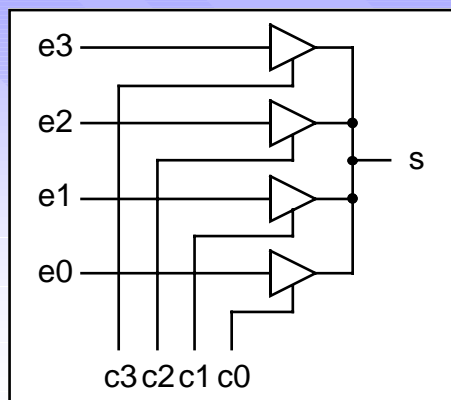
## Portes tri-state

La réalisation CMOS de la porte tri-state inverseuse se réduit à un inverseur et quatre transistors



## Portes tri-state

Un assemblage de quatre portes tri-state permet de constituer un sélecteur à quatre variables d'entrée



## Portes tri-state

Le fonctionnement du sélecteur, qui exige qu'une seule de ses portes tri-state conduise à la fois, est décrit dans la table des opérations

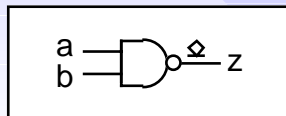
opération	description	c3	c2	c1	c0
TRI-STATE	s = Z	0	0	0	0
SELECT 0	s = e0	0	0	0	1
SELECT 1	s = e1	0	0	1	0
SELECT 2	s = e2	0	1	0	0
SELECT 3	s = e3	1	0	0	0

## Portes à collecteur ouvert

Les portes à collecteur ouvert sont des portes logiques dont le schéma à transistors est privé d'une partie de l'étage de sortie

Le symbole et la table de vérité de la porte NAND à collecteur ouvert apparaissent ci-dessous

On y retrouve l'état à haute impédance Z

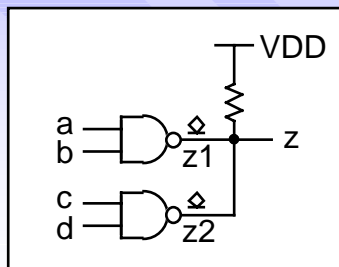


a	b	z
0	0	Z
0	1	Z
1	0	Z
1	1	0

## Portes à collecteur ouvert

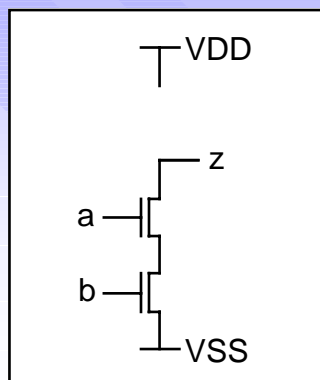
L'utilisation des portes à collecteur ouvert, dont les sorties peuvent être connectées entre elles, nécessite une résistance de polarisation à l'alimentation (en anglais: pull-up)

On réalise ainsi la fonction ET câblée conformément à la relation  $z=z1.z2$



## Portes à collecteur ouvert

La réalisation CMOS équivalente à la porte NAND est la porte à drain ouvert dans laquelle le réseau des transistors de type P a été supprimé

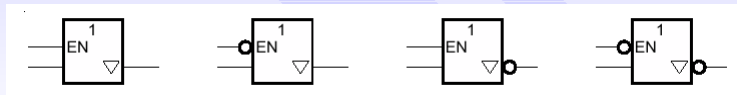


## Symboles ANSI/IEEE

Les symboles des portes tri-state adoptent un triangle renversé comme notation pour indiquer une sortie pouvant prendre un état à haute impédance Z

Le contrôle des portes est assuré par la variable d'activation EN (en anglais: enable)

Les portes peuvent réaliser la fonction d'inversion



## Symboles ANSI/IEEE

Dans les symboles représentés ci-dessous, seul le premier élément est représenté en détail. Il s'agit respectivement de portes tri-state unidirectionnelles et bidirectionnelles dans lesquelles:

- la flèche horizontale désigne le sens du flux d'information
- la sortie est commandée par le produit des variables d'activation
- une variable contrôle le sens de transmission de l'information

